

Модуль логического анализатора Keysight U4164A

с опциями режима анализа логических состояний до 4 Гбит/с и режима синхронизации 10 ГГц



4TEST

ООО «4ТЕСТ»
Телефон: +7 (499) 685-4444
info@4test.ru
www.4test.ru

 **KEYSIGHT**
TECHNOLOGIES

Содержание

Описание изделия.....	3
Режим анализа логических состояний с двойной выборкой	7
Режим анализа логических состояний с четверной выборкой	7
Входы синхронизации режима анализа логических состояний и квалификаторы синхросигналов.....	8
Функция Timing Zoom (масштабирование по времени).....	9
Захваты при глубокой трассировке	10
Быстрые, простые и эффективные измерения DDR.....	11
Пакетный запуск и макросы запуска	12
Быстрая и простая оценка целостности сигнала	13
Совместное использование логического анализатора и осциллографа для более эффективного измерения.....	15
Возможности программирования	15
Рабочие режимы	16
Дополнительно приобретаемые аппаратные средства	17
Дополнительно приобретаемое программное обеспечение	17
Пробники и кабели для подключения к целевой системе.....	20
Требуемые опции частоты сбора данных U4164A для скорости передачи данных DDR/LPDDR	22
Состав U4164A	22
Требования U4164A.....	22
Минимальные требования к аппаратному обеспечению	23
Типовые конфигурации	24
Связанные продукты	25
Параметры и технические характеристики	26
Характеристики окружающей среды и физические характеристики	29
Информация для заказа	30
Калибровка	32

Описание изделия

Система логического анализатора U4164A компании Keysight Technologies, Inc. сочетает надежный захват данных с мощными средствами анализа, позволяя быстро и надежно выполнять проверку и отладку высокоскоростных цифровых устройств, работающих со скоростью передачи данных до 4 Гбит/с. Модуль логического анализатора U4164A имеет следующие уникальные возможности, позволяющие проводить измерения и анализ характеристик устройств, выполнить которые с помощью других логических анализаторов невозможно:

- Режим анализа логических состояний с четверной выборкой позволяет захватывать четыре выборки с двумя различными настройками порогов от единственного подключения к исследуемому высокоскоростному сигналу передачи данных¹
- Режим анализа логических состояний с двойной выборкой и двумя порогами
- Гистерезис тактовых импульсов позволяет определять диапазон гистерезиса относительно порога тактовых импульсов
- Обычный и переходный режимы анализа временных диаграмм с использованием четверти канала (10 ГГц)²
- Программное средство управления компенсацией фазового сдвига
- Опция памяти глубиной 400 Мбит (выборка)
- Четыре опции повышения скорости передачи данных, соответствующие частоте тактового сигнала в режиме анализа логических состояний, скорости передачи данных и частоте выборки в режиме анализа временных диаграмм

Приложения

- Функциональное тестирование модулей памяти и других высокоскоростных цифровых систем, работающих со скоростью передачи данных до 4 Гбит/с
- Отладка аппаратного и программного обеспечения высокоскоростных цифровых систем, работающих со скоростью передачи данных до 4 Гбит/с
- Качественная оценка уровня сигнала на шине с точки зрения целостности сигналов с помощью сканирования глазковой диаграммы или сканирование глазковой диаграммы DDR сигнала

Особенности

- Захват логических состояний до 4 Гбит/с по 68 каналам или 2,5 Гбит/с по 136 каналам на каждый модуль
- Надежный захват данных даже с небольшим раскрытием глазка до 100 пс по 100 мВ
- Функция Timing Zoom с частотой сбора данных 12,5 ГГц и глубиной памяти 256 квыб
- Глубина памяти до 400 Мвыб
- Широкий ассортимент пробников, в том числе BGA, интерпозеры, пробники, подключаемые непосредственно к шине, и пробники с гибкими выводами
- До 10880 каналов в системе с использованием технологии MultiFrame

Преимущества

- Уверенное измерение логических состояний с раскрытием глазка 100 пс на 100 мВ
- Анализ целостности сигнала за считанные минуты на всех шинах в самых разных условиях эксплуатации
- Быстрая и простая настройка сложных DDR и LPDDR устройств
- Опции частоты 350 МГц, 700 МГц, 1,4 ГГц и 2,5 ГГц для логических состояний: приобретите прибор с требуемым уровнем захвата частоты сбора данных и обновите свой прибор при необходимости увеличения скорости изменения логических состояний. U4164A, обладая скоростью захвата логических состояний с частотой 2,5 ГГц, позволяет захватывать на самых высоких скоростях (до 4 Гбит/с) логические состояния модулей памяти DDR/LPDDR
- Режим анализа логических состояний с двойной выборкой: задание отдельных позиций выборки и пороги для регистрации по событиям считывания/записи DDR/LPDDR при скорости передачи данных менее 2500 Мбит/с из одной точки измерения пробником
- Режим анализа логических состояний с четверной выборкой: задание отдельных позиций выборки и порогов для регистрации по событиям считывания/записи DDR/LPDDR и по переднему/заднему фронту при скорости передачи данных более 2500 Мбит/с из одной точки измерения пробником
- Гистерезис тактовых импульсов: предотвращение ложной выборки на зашумленных входах тактовых импульсов, когда дифференциальные тактовые импульсы отключены
- Обычный и переходный режимы анализа временных диаграмм с использованием четверти каналов (10 ГГц) позволяют выявлять проблемы синхронизации при глубокой трассировке с высоким разрешением выборки
- Опция памяти глубиной 400 Мбит (выборка) обеспечивает захват большего числа событий в системе, позволяя устранять сложные проблемы, когда симптомы неисправности и основная причина значительно разнесены во времени.

1. Доступно в опции -02G

2. Доступно в опциях -01G и -02G

Описание изделия (продолжение)

Будучи мощной универсальной системой анализа логических схем, U4164A содержит также специальные инструменты и функции, позволяющие выполнять эффективную отладку, приемочные испытания и анализ модулей DDR- и LPDDR-памяти.

На рис. 1А показаны глазковые диаграммы чтения DQ и DQS, связанные с байтовым трактом 0 в системе DDR4, работающей со скоростью передачи данных 3300 Мбит/с. Этот снимок экрана захвачен в режиме трассировки сигнала без последовательных циклов пакетов так, что на нем отображены глазковые диаграммы восьми, наложенных друг на друга, сигналов. Трассировка сигнала была захвачена с помощью интерпозера FS2510AB для DDR4 DIMM, обеспечивающего по две точки измерений для каждого DQ в DDR4, с модулем логического анализатора в режиме анализа логических состояний с двойной выборкой. В логическом анализаторе U4164A используется уникальная функция сканирования глазковых диаграмм, позволяющая автоматически расположить точку выборки по времени и по напряжению в пределах глазка на каждом индивидуальном канале, чтобы обеспечить оптимальную надежность выборки.

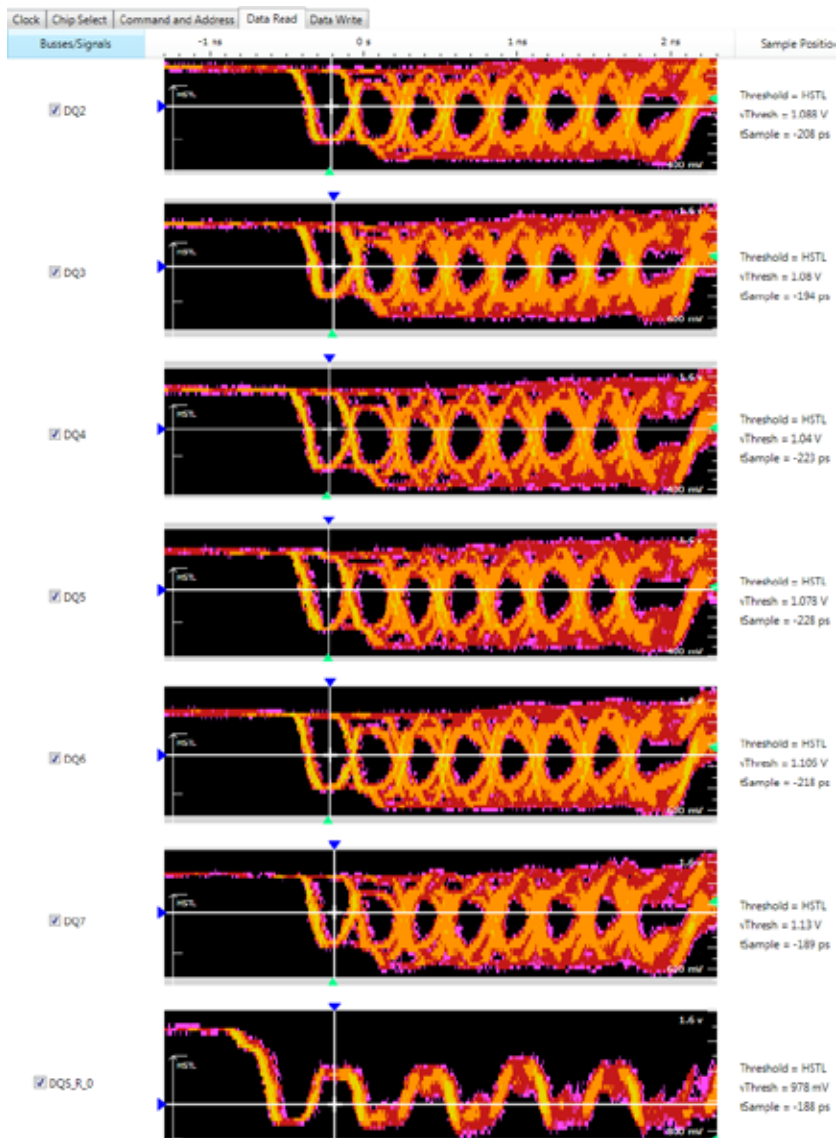


Рис. 1А. Считывание DQ-пакетов DDR4 (3300 Мбит/с), биты D2–D7 и DQS0.

Описание изделия (продолжение)

На рис. 1В показана настройка запуска захвата пакета из восьми событий записи DDR4 с помощью уникальной функции пакетного запуска Keysight, которая обеспечивает точный захват серий, включающих от двух до восьми последовательностей событий на каждый триггер распознавания пакетов. (U4164A имеет до восьми детекторов пакетов.) Секвенсор сигналов запуска работает с частотой до 2,5 ГГц и обеспечивает надежный и точный запуск по DQ-пакетам чтения или записи в DDR4 со скоростью до 4 Гбит/с, при этом выборка каждого DQ-пакета производится одновременно по переднему и заднему фронтам. Обратите внимание, что в точности тот же DQ-пакет записи в этом запуске находится в точке запуска на экранах как формы сигнала, так и списка. Маркер запуска имеет красный цвет и находится на последней выборке в пакете записи DDR4. Зеленый маркер показывает начало пакета записи, а желтый маркер в списке находится на той команде записи, в которой декодер V4661A DDR4 связал этот DQ с командой записи и соответствующими адресами строки и столбца.

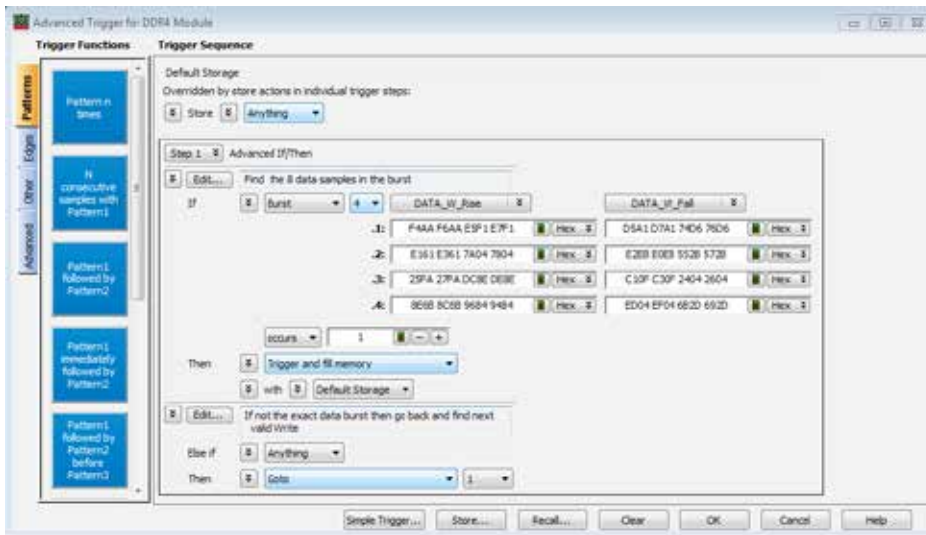


Рис. 1В. Пакетный запуск DDR4 3300 Мбит/с по определенному событию записи DQ-пакета.

На рис. 1С показан список логических состояний, а на рис. 1D — форма сигнала этих данных, захваченных с помощью декодера DDR V4661A. На рис. 1Е показана опция декодирования транзакций и анализ потока данных в трассировке для DDR4 3300 Мбит/с с помощью программного обеспечения V4661A для анализа производительности.

Physical Address	DDR Bus Decode	Cycle Type	DATA_W_Rise	DATA_W_Fall	Time	Time
-19	Deassert					
-19	2 0019 W0R	Write Data	519A 519A 4F95 C781	AA45 84F7 C7AD 90AD	540 ps	-11,528 ns
-18.9						
-18.8	2 0019 W0R	Write Data	70A1 70A1 8498 F898	849F 8C6D F92D F39F	640 ps	-10,888 ns
-18.7						
-18.6	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-10,248 ns
-18.5						
-18.4	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-9,608 ns
-18.3						
-18.2	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-8,968 ns
-18.1						
-18	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-8,328 ns
-17.9						
-17.8	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-7,688 ns
-17.7						
-17.6	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-7,048 ns
-17.5						
-17.4	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-6,408 ns
-17.3						
-17.2	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-5,768 ns
-17.1						
-17	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-5,128 ns
-16.9						
-16.8	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-4,488 ns
-16.7						
-16.6	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-3,848 ns
-16.5						
-16.4	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-3,208 ns
-16.3						
-16.2	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-2,568 ns
-16.1						
-16	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-1,928 ns
-15.9						
-15.8	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-1,288 ns
-15.7						
-15.6	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	-648 ns
-15.5						
-15.4	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	0 ns
-15.3						
-15.2	2 0019 W0R	Write Data	0000 0000 0000 0000	0000 0000 0000 0000	640 ps	640 ps
-15.1						
-15	Deassert					

Рис. 1С. Список DDR4 со скоростью передачи данных 3300 Мбит/с.

Описание изделия (продолжение)

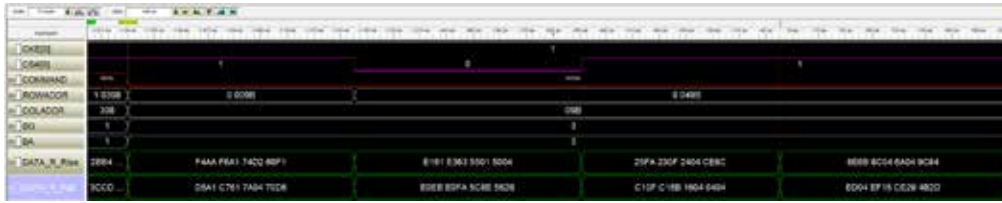


Рис. 1D. Форма сигнала для анализа логических состояний DDR4 со скоростью передачи данных 3300 Мбит/с.

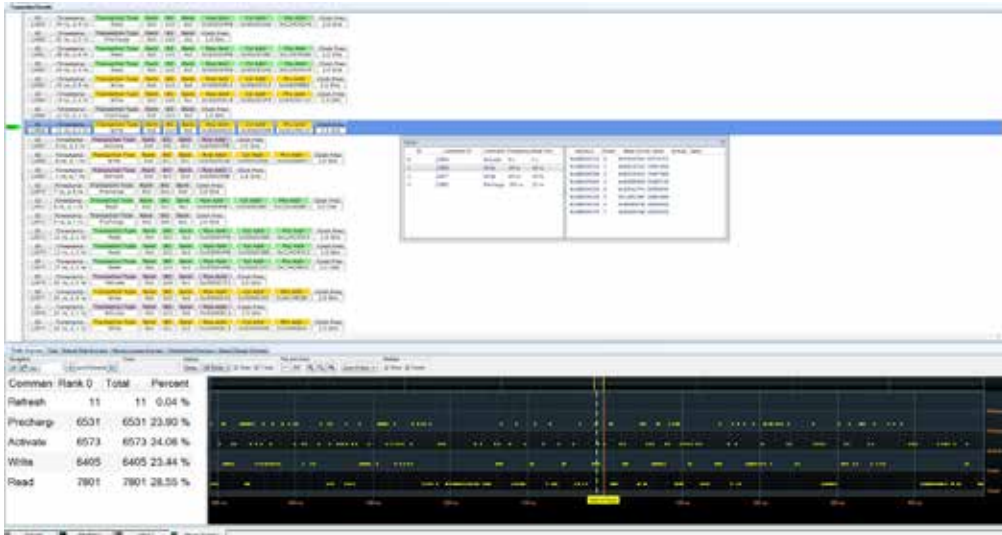


Рис. 1E. Форма сигнала для анализа логических состояний DDR4 со скоростью передачи данных 3300 Мбит/с.

Логический анализатор U4164A обеспечивает захват транзакций DQ (с данными) в модулях памяти DDR или LPDDR со скоростью передачи данных свыше 2500 Мбит/ двумя методами:

1. С помощью режима анализа логических состояний с четверной выборкой: U4164A делает выборку по одному фронту тактового импульса, для каждого DQ назначается одна нагрузка от пробника, при этом режим с четверной выборкой используется для захвата отдельно по переднему и заднему фронтам при считывании и отдельно по переднему и заднему фронтам при записи с независимо заданными положениями выборки. Пороги для операций чтения и записи можно задавать независимо. В показанной конфигурации, захватам по переднему и заднему фронтам при считывании и записи назначены разные метки, поэтому положения выборки могут быть заданы независимо.
2. С помощью режима анализа логических состояний с двойной выборкой: U4164A делает выборку по одному фронту тактового импульса, и для каждого DQ необходимо выполнить два замера, с выборками отдельно при считывании и записи DQ, при этом режим с двойной выборкой используется для захвата выборки по переднему и заднему фронтам каждого DQ. В результате захватываются четыре выборки для каждого сигнала DQ от двух нагрузок пробника. Захватам по переднему и заднему фронтам при считывании и записи назначены разные метки, поэтому положения выборки могут быть заданы независимо.

Режим анализа логических состояний с двойной выборкой

Преимущества режима с двойной выборкой:

1. При захватах с целью отслеживания памяти, которая относится к DDR или LPDDR, режим анализа логических состояний с двойной выборкой позволяет получать данные логических состояний (синхронно) со скоростью передачи данных до 4 Гбит/с в зависимости от приобретенной опции скорости захвата логических состояний. При работе в этом режиме данные будут отображаться с двумя метками: одна метка для переднего фронта, а другая — для заднего. Логический анализатор будет синхронизироваться по одному фронту тактовых импульсов системы. Метки можно объединять с помощью средства извлечения сигнала Keysight V4602A. При работе всех контактных блоков в режиме анализа логических состояний с двойной выборкой количество каналов составляет 68 для одного U4164A, 136 для двух U4164A и 204 для трех объединенных модулей U4164A. Режим анализа логических состояний с двойной выборкой может использоваться с парным задействованием контактных блоков, поэтому в случае ограниченного числа сигналов, для которых требуется режим с двойной выборкой, число каналов может быть больше.
2. Для сигналов памяти DDR/LPDDR со скоростью передачи данных 2,5 Гбит/с режим анализа логических состояний с двойной выборкой позволяет отделять выборки данных чтения от выборок данных записи. Декодеры B4661A DDR2/3/4 и декодер B4661A LPDDR/2/3/4 выполняют повторную сборку этих данных для их согласования с соответствующими командами. (Для систем DDR и LPDDR средство извлечения сигнала V4602A не требуется.)
3. При работе с системами памяти DDR4 и LPDDR4 со скоростью передачи данных свыше 2,5 Гбит/с в режиме анализа логических состояний с двойной выборкой требуется двойной замер для захвата сигналов чтения и записи DQ, и режим анализа логических состояний с двойной выборкой используется для захвата выборок по переднему и заднему фронтам DQ. Этот метод позволяет одному модулю U4164A захватывать до 34 сигналов DQ в модулях памяти DDR4 или LPDDR4 со скоростью передачи данных свыше 2,5 Гбит/с. Адресные, командные и управляющие сигналы модулей памяти DDR4 или LPDDR4 не требуют двойного замера при скорости передачи данных выше или ниже 2,5 Гбит/с, поэтому модули с несколькими видами сигналов - адресными, командными и DQ - могут иметь большее число сигналов в зависимости от того, как эти сигналы направляются в U4164A.

Режим анализа логических состояний с четверной выборкой

Режим анализа логических состояний с четверной выборкой позволяет захватывать четыре выборки с двумя различными настройками порогов от единственного подключения к исследуемому высокоскоростному сигналу передачи данных. В результате обеспечиваются четыре индивидуальные позиции выборки с двумя индивидуальными порогами. Подключение к единственной точке позволяет сократить путь сигнала пробника и свести к минимуму нагрузку от пробников в высокоскоростных цифровых системах. Измерения пробниками в модулях памяти DDR4 и LPDDR4 при скорости передачи данных более 2,5 Гбит/с является примером тех случаев, когда подключение в единственной точке позволяет выполнять захват высокоскоростной трассировки с использованием режима с четверной выборкой для захвата сигналов чтения и записи DQ (данные) с разными порогами и выборками по переднему и заднему фронтам при считывании и записи, чтобы осуществлять выборку, запуск и отображение сигналов в модулях памяти DDR4 и LPDDR4 со скоростью передачи данных до 4 Гбит/с.

При работе всех контактных блоков в режиме анализа логических состояний с четверной выборкой количество каналов составляет 34 для одного U4164A, 68 для двух U4164A и 102 для трех U4164A. Режим анализа логических состояний с четверной выборкой доступен в U4164A только при использовании опции -02G. Режим анализа логических состояний с четверной выборкой может использоваться с парным задействованием контактных блоков, поэтому в случае ограниченного числа сигналов, для которых требуется режим с четверной выборкой, число каналов может быть больше.

Входы тактовых импульсов в режиме анализа логических состояний и квалификаторы тактовых сигналов

Поддержка режима анализа логических состояний для входов пакетных тактовых импульсов позволяет выполнять измерения, включающие периоды отсутствия тактовых импульсов, например, переходные состояния при управлении питанием, когда тактовый генератор неактивен. В режиме анализа логических состояний U4164A допускает подачу одного входного сигнала тактового генератора на контактный блок 1 модуля синхронизации.

- В конфигурации из двух модулей в качестве модуля синхронизации служит нижний модуль.
- В конфигурации из трех модулей в качестве модуля синхронизации служит средний модуль.

В модуле синхронизации имеется пять квалификаторов тактовых сигналов. Входы тактового сигнала контактных блоков 2, 3, 4 и 5 можно использовать в качестве квалификаторов синхросигналов «И» или «ИЛИ». Вход квалификатора тактовых сигналов «СБРОС» контактного блока 7 доступен как вход «И» только в том случае, когда другие квалификаторы тактовых сигналов настроены в качестве входов «ИЛИ». Наиболее распространенным режимом использования этого квалификатора тактовых сигналов является захват сигнала «СБРОС», в то время как другие квалификаторы тактовых сигналов ищут сигналы разрешения синхронизации (CKE) на шинах DDR и LPDDR.

Гистерезис тактового генератора

Модуль U4164A поддерживает уникальную функцию гистерезиса тактовых импульсов, с помощью которой пользователь может определять некоторый диапазон в окрестностях порога тактовых импульсов. Благодаря гистерезису тактовых импульсов, U4164A в режиме анализа логических состояний может избегать ложной выборки на зашумленных входах тактовых импульсов, когда сигнал на входе дифференциальных тактовых импульсов U4164A при выключенном тактовом генераторе может опускаться до нуля вольт. В режиме анализа логических состояний гистерезис тактовых импульсов позволяет улучшить захват сигналов в системах, в которых дифференциальный входной тактовый сигнал отключается и опускается до нуля вольт.

Управление гистерезисом тактовых импульсов осуществляется в диалоговом окне настройки порога для тактового сигнала. Включение/выключение гистерезиса выполняется флажком Hysteresis on. Рядом находится поле ввода для задания значения гистерезиса в милливольтях относительно порога в диапазоне от 0 до 1 вольт.

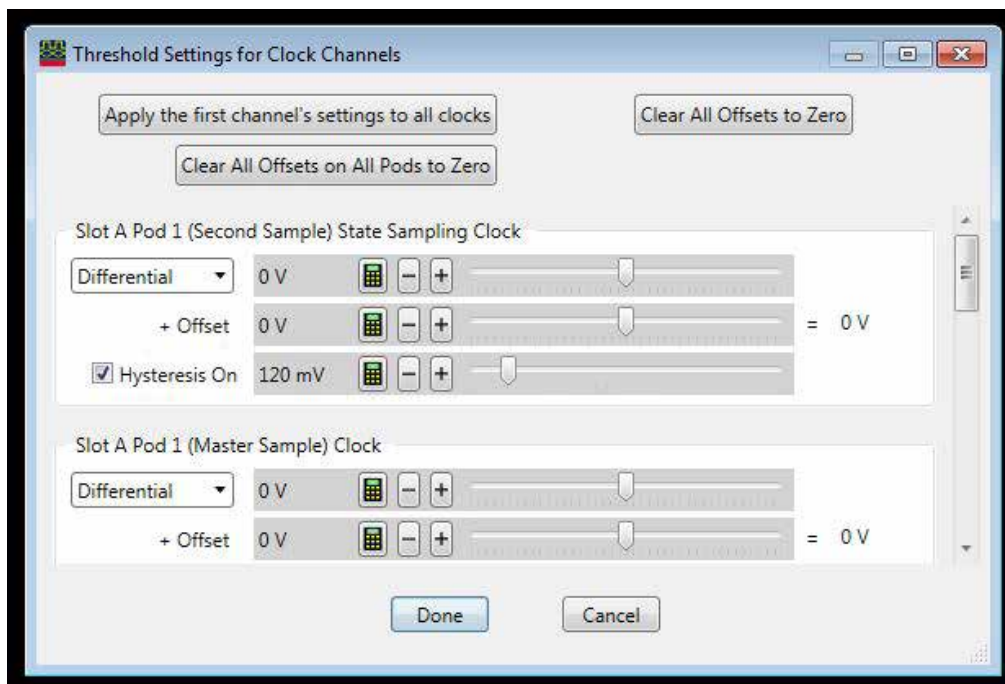


Рис. 2. Выбор и настройка гистерезиса тактовых импульсов в окне настройки порогов для тактового сигнала. Показанные настройки использовались для захвата сигнала инициализации системы LPDDR4 без использования каких-либо квалификаторов тактовых сигналов.

Функция Timing Zoom (масштабирование по времени)

Функция Timing Zoom с частотой сбора данных 12,5 ГГц и глубиной памяти 256 квыб. обеспечивает одновременные измерения с высоким разрешением в режимах анализа логических состояний и временных диаграмм с охватом в интервале 20 нс, что соответствует 43680 периодам тактовых импульсов при тактовой частоте 2133 МГц. Функция Timing Zoom также обеспечивает измерения в режиме анализа временных диаграмм с высоким разрешением одновременно с обычным и переходным режимами анализа временных диаграмм.

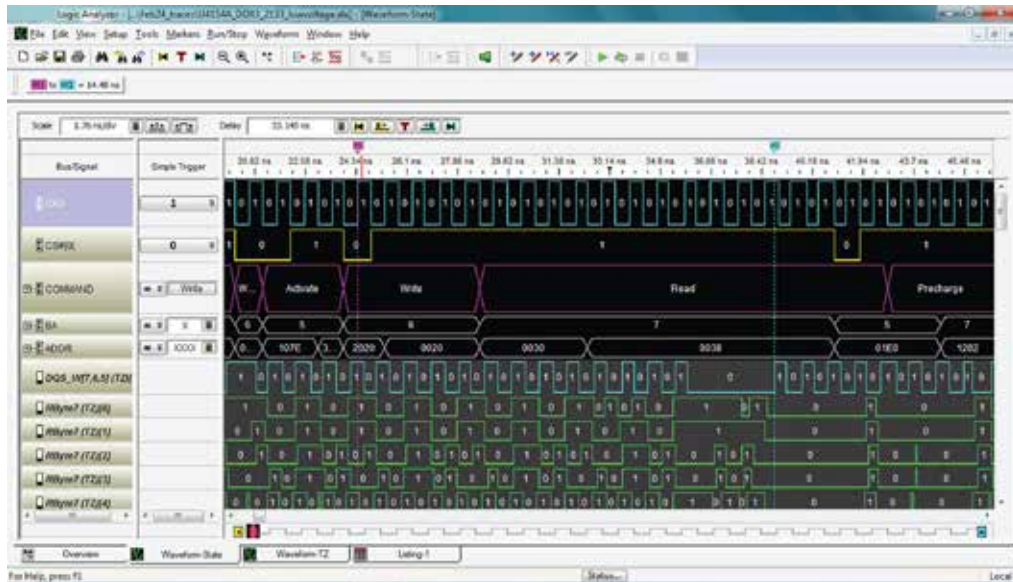


Рис. 3. Функция Timing Zoom (TZ) может использоваться для измерения интервала времени между передним фронтом тактового импульса и передним фронтом DQS в системах DDR.

Захваты при глубокой трассировке

Использование опций глубины памяти, анализа временных характеристик переходных процессов и триггеров условий сохранения в режиме анализа логических состояний

Благодаря доступной памяти глубиной до 400 Мвыб упрощается устранение очень сложных проблем, когда симптомы неисправности и основная причина могут быть разнесены во времени на несколько секунд. Объем памяти может быть увеличен путем приобретения; см. «Модернизация» в разделе «Информация для заказа» этого документа.

Нет необходимости жертвовать разрешением выборки, если нужно отследить больше системных событий. В режиме анализа временных диаграмм, если работа системы характеризуется чередованием всплесков активности с периодами низкой активности, анализ временных характеристик переходных процессов и глубокая память логического анализатора могут использоваться для захвата активности в интервале от нескольких секунд до нескольких минут с разрешением выборки 400 пс (2,5 ГГц), 200 пс (5 ГГц) или 100 пс (10 ГГц). Кроме того, вы можете увеличить захватываемый период времени, исключив из настроек детектора переходных состояний определенные шины или сигналы, например тактовые импульсы или сигналы стробирования, которые привносят мало полезной информации к результатам измерений в режиме анализа логических состояний.

Воспользуйтесь определением условий сохранения в режиме анализа логических состояний, чтобы сохранять в памяти только те логические состояния, которые вас интересуют. На рис. 4 показаны настройки триггера с условиями сохранения для режима анализа логических состояний, при которых будут сохраняться только действующие настройки регистра режимов (MRS) для устройств памяти DDR, что позволит выполнять глубокий захват только команд MRS. Команда MRS входит в число распространенных триггеров, которые могут быть вызваны из любой используемой по умолчанию конфигурации измерений компании Keysight для памяти DDR. Другие распространенные триггеры с определением условия сохранения входят «Filter NOP, trigger on first valid command» (Фильтровать отсутствие операций, запуск по первой действительной команде), который сохраняет действительные команды и выборки достаточного размера для захвата DQ-пакетов при транзакциях памяти DDR, при этом состояния Deselected (Не выбрано) или NOP (Отсутствие операций) не сохраняются, что позволяет экономно расходовать глубину памяти логического анализатора.

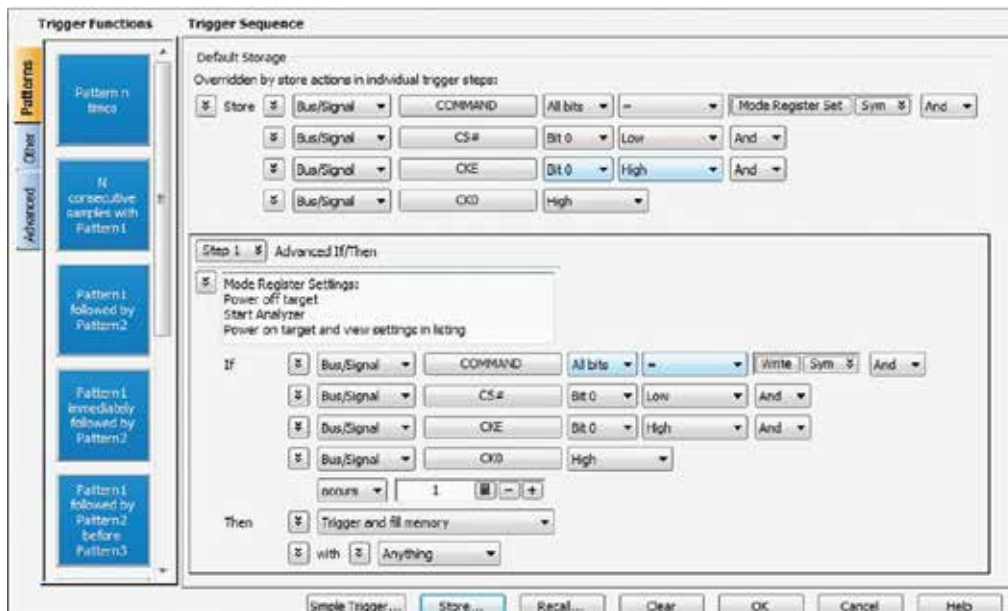


Рис. 4. Запуск по регистру режимов позволяет захватывать ключевые события во время инициализации, чтобы экономно расходовать ценную память.

Быстрые, простые и эффективные измерения DDR

Средство DDR Setup Assistant позволяет упростить настройку измерений и позволяет быстрее получить первые результаты измерений. С помощью этого средства пользователь сможет успешно выполнить даже самую сложную настройку в режиме анализа логических состояний DDR/LPDDR за считанные минуты. Глазковое DDR-сканирование облегчает поиск оптимальной точки выборки данных без помощи осциллографа. Отлаженное компанией Keysight сканирование помещает позицию выборки в центр глазка на каждом отдельном канале, обеспечивая тем самым максимальную надежность захвата данных, включая отдельные позиции выборки для чтения и записи данных. Средство DDR Setup Assistant имеет множество эффективных и позволяющих экономить время функций запуска, оптимизированных для измерений DDR.

Средство DDR Setup Assistant доступно в составе программного пакета анализа памяти Keysight B4661A, который можно загрузить по ссылке www.keysight.com/find/B4661A

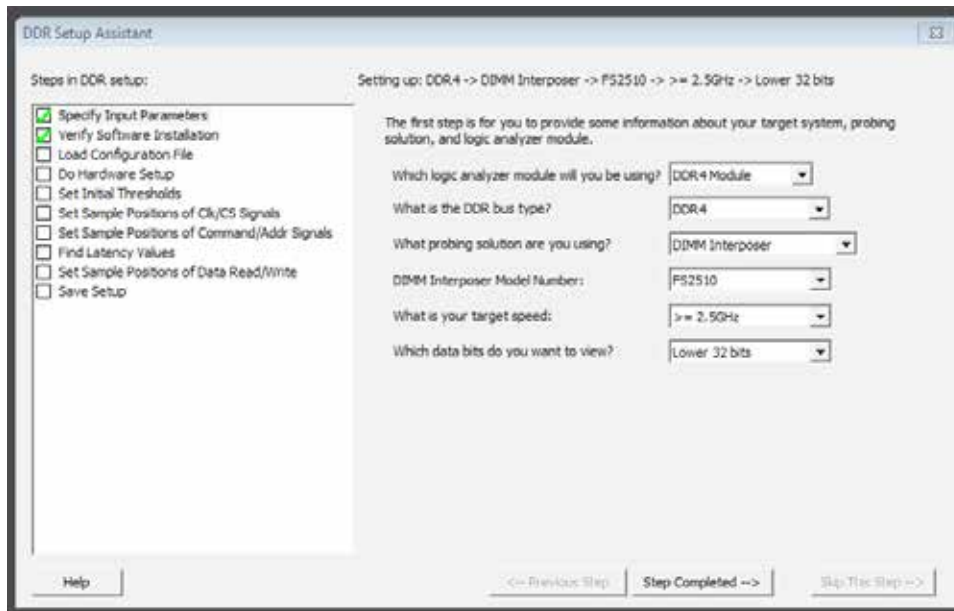


Рис. 5. Средство DDR Setup Assistant с 10 простыми шагами упрощает настройку измерений в режиме анализа логических состояний.

Пакетный запуск и макросы запуска

Пакетный запуск позволяет захватывать весь пакет данных из восьми событий в модулях памяти DDR или LPDDR с одного уровня последовательности в меню запуска. Пакетный запуск используется в режиме анализа логических состояний. Он позволяет захватывать до четырех следующих друг за другом пакетов, состоящих из восьми последовательностей событий. Таким образом, данная функция позволяет захватывать до 32 последовательностей событий при скорости передачи данных до 4 Гбит/с в любой высокоскоростной цифровой системе.

Интуитивно понятные макросы запуска со схемами обеспечивают визуализацию опций запуска и упрощают процесс задания условий запуска.

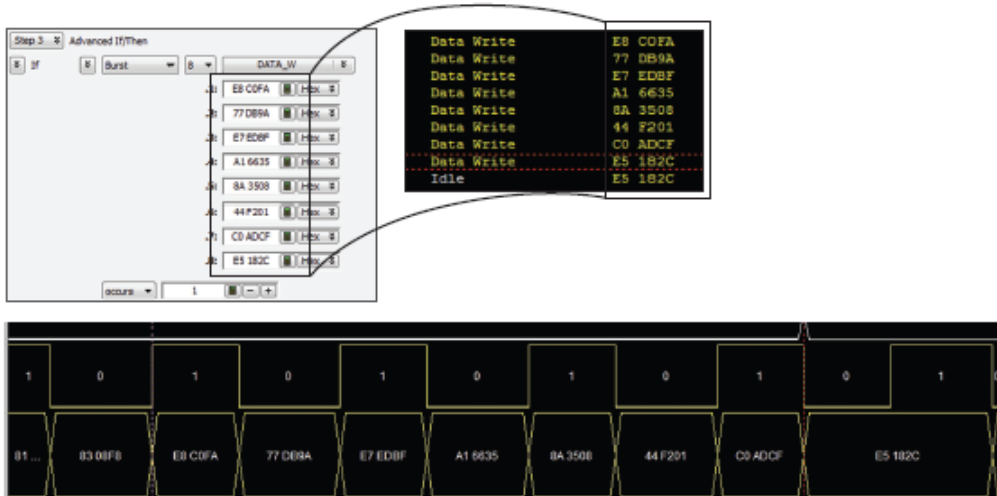


Рис. 6. Триггер распознавания пакетов упрощает включение измерений при событиях пакетного считывания или записи.

Быстрая и простая оценка целостности сигнала

По мере того как допуски по времени и напряжению продолжают сужаться, исключительное значение в процессе проверки схемных решений приобретает уверенность в целостности сигналов. С помощью сканирования глазковой диаграммы можно за считанные минуты получить сведения о целостности сигналов по всем шинам в схеме в самых разных условиях эксплуатации.

- Быстрое выявление проблемных сигналов для дальнейшего их анализа с помощью осциллографа.
- Результаты могут быть представлены как для индивидуальных сигналов, так и в составном виде для множества сигналов или шин.

Возможность задания параметров сканирования любого сигнала, представляющего собой комбинацию любых других сигналов, полные возможности запуска с учетом заданных параметров сканирования и настраиваемые окна просмотра позволяют делать выборку только тогда, когда активен задающий сигнал, и наблюдать определенную интересующую активность системы. Применяемая в U4154B технология глазкового сканирования позволяет получить правильное представление о сигнале, которое не может быть получено с помощью каких-либо других методов измерения. Глазковое DDR-сканирование автоматически группирует сигналы, позволяя быстро выявить нарушение целостности сигналов в байтовых трактах. Параметры сканирования могут задаваться по критериям триггера состояний, что позволяет проводить уникальные измерения. Например, можно отдельно выполнять сканирование событий считывания и записи. Сканирование в режиме трассировки сигнала позволяет собирать информацию о целостности сигнала за два цикла считывания или записи, разделенных только одним циклом.

Функция глазкового DDR-сканирования доступна в составе программного пакета анализа памяти Keysight B4661A, который можно загрузить по адресу:
www.keysight.com/find/B4661A

На рис. 7 показано сканирование с использованием режима трассировки сигнала, в котором выборки в пакетах данных DDR/LPDDR отображаются последовательно. На рис. 8 показаны сигналы DQ DDR3 (биты данных), отсканированные в режиме наложения, в котором выборки в пакете сканируются так, что они накладываются друг на друга. Режим наложения дает наилучшую глазковую диаграмму, которая позволяет выбрать наиболее точную позицию выборки для режима анализа логических состояний.

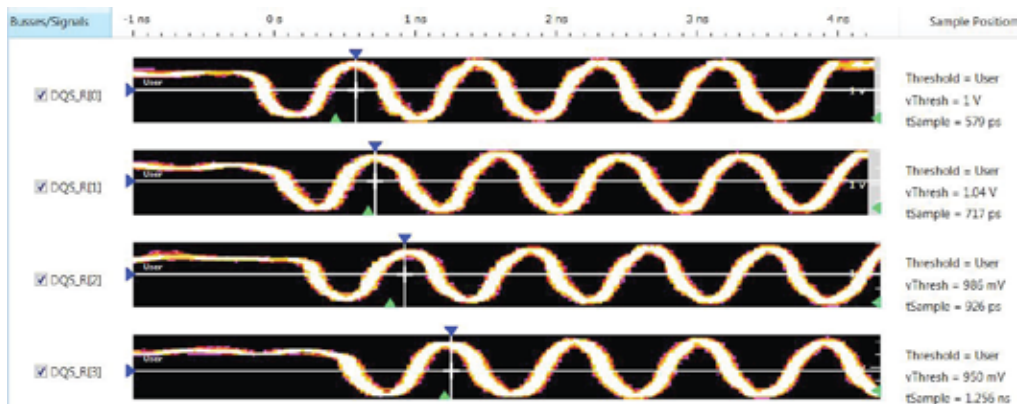


Рис. 7. Глазковое сканирование, заданное пакетом, позволяет просматривать активность только при наличии пакетного сигнала. На приведенном выше снимке экрана показаны сигналы DQS 0–3 для DDR4 2400 Мбит/с, сканированные в режиме трассировки сигнала без последовательных циклов пакетов, позволяющем просматривать стробы для считывания DDR4 относительно друг друга, включая преамбулы стробирования.

Быстрая и простая оценка целостности сигнала (продолжение)

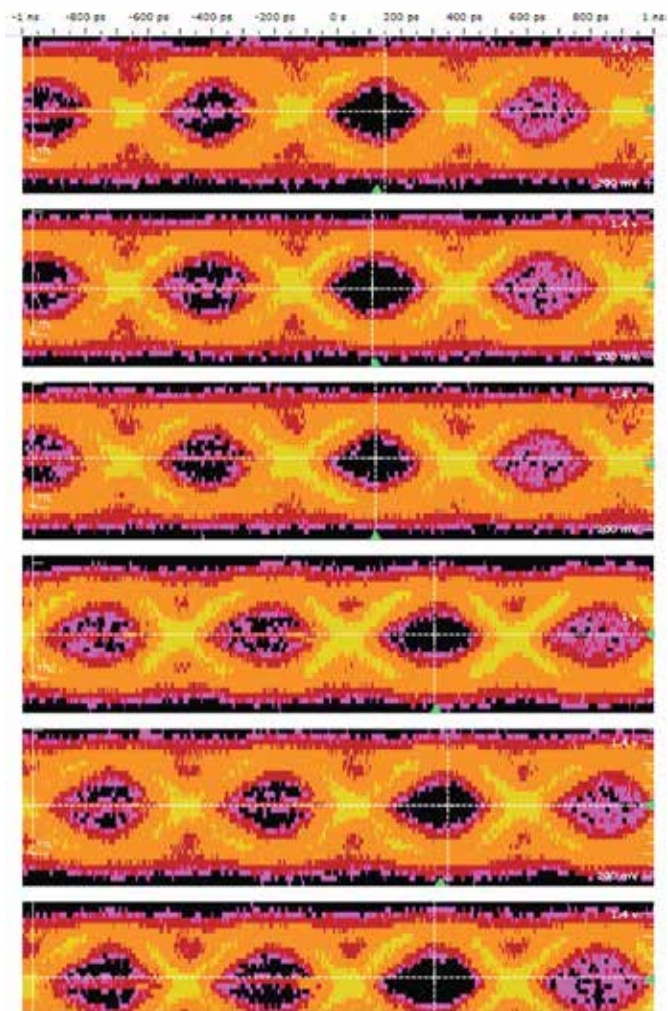


Рис. 8. Глазковое сканирование четко показывает сдвиг байтового тракта DDR3, обусловленный маршрутизацией в сквозном режиме.

Совместное использование логического анализатора и осциллографа для более эффективных измерений

Объедините мощные средства настройки триггеров и анализа протоколов на логическом анализаторе с данными о целостности сигналов, полученными с осциллографа, чтобы решить сложные инженерные задачи. ПО Keysight View Scope позволяет легко выполнять согласованные по времени измерения на логических анализаторах и осциллографах Keysight. Захваченные на логическом анализаторе и осциллографе формы сигнала согласуются по времени и объединяются в одном представлении логического анализатора, что упрощает просмотр и анализ. Можно также запускать осциллограф от логического анализатора (или наоборот) и автоматически устранять фазовый сдвиг между формами сигнала на двух приборах. ПО View Scope позволяет проще, быстрее и эффективнее выполнять следующие задачи:

- проверять целостность сигналов
- отслеживать проблемы, связанные с целостностью сигналов
- проверять правильность работы АЦП и ЦАП
- проверять правильность логических и временных соотношений между аналоговыми и цифровыми фрагментами схем

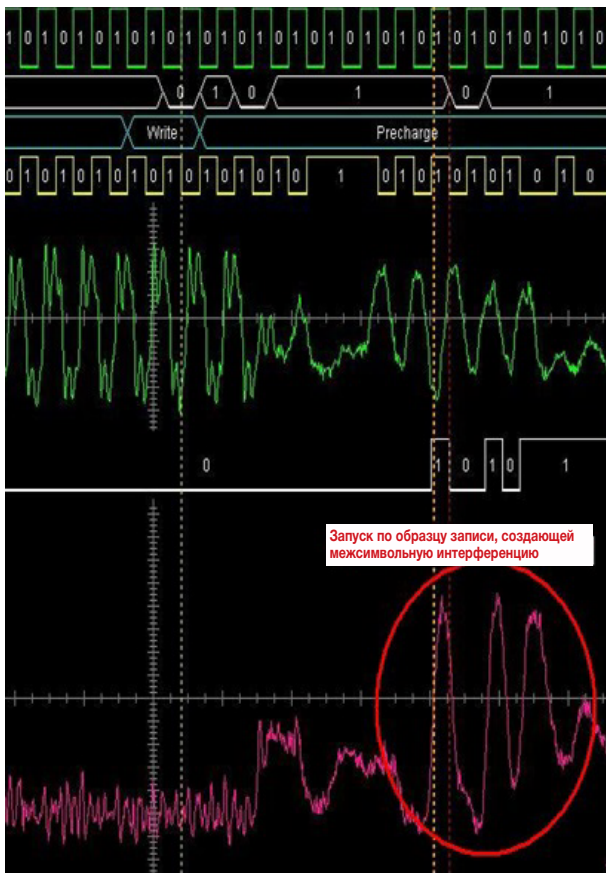


Рис. 9. Сигналы DQS0, DQ6 и CK0 системы DDR4, получаемые осциллографом серии Infiniium и отображаемые на экране логического анализатора с помощью View Scope.

Возможности программирования

Пользователь может создавать программы для управления приложениями логического анализатора с удаленных компьютеров локальной сети с помощью сервера COM. Сервер автоматизации COM является компонентом логического анализатора. Это программное обеспечение позволяет создавать программы управления загрузкой, выполнением и сохранением конфигураций в логическом анализаторе.

Рабочие режимы¹

Рабочие режимы анализа логических состояний	Обычная выборка по обоим фронтам тактового сигнала для режима анализа логических состояний (синхронно)				Двойная выборка по одному фронту тактового сигнала для режима анализа логических состояний и использование режима с двойной выборкой для захвата выборок по переднему и заднему фронтам (синхронно)				Четверная выборка по одному фронту тактового сигнала для режима анализа логических состояний и использование режима с четверной выборкой для захвата выборок по переднему и заднему фронтам при считывании и записи DQ (биты данных) в DDR4 или LPDDR4 (синхронно)
	Опция -02G	Опция -01G	Опция -700	350 МГц (стандартный)	Опция -02G	Опция -01G	Опция -700	350 МГц (стандартный)	Опция -02G
Макс. частота сбора данных	2,5 Гбит/с	2,5 Гбит/с	1,4 Мбит/с	700 Мбит/с	4 Гбит/с	2,8 Гбит/с	1,4 Гбит/с	700 Мбит/с	4 Гбит/с
Число доступных каналов в одном модуле	136	136	136	136	68	68	68	68	34
Число доступных каналов в комплекте из двух модулей	272	272	272	272	136	136	136	136	68
Число доступных каналов в комплекте из трех модулей	408	408	408	408	204	204	204	204	102

Рабочие режимы анализа временных диаграмм	Обычный или переходный режим анализа временных диаграмм			
	Все каналы	Половина каналов	Четверть каналов (опция -02G или -01G)	Все каналы
Макс. частота сбора данных	2,5 ГГц	5 ГГц	10 ГГц	12,5 ГГц
Число доступных каналов в одном модуле	136	68	34	136
Число доступных каналов в комплекте из двух модулей	272	136	68	272
Число доступных каналов в комплекте из трех модулей	408	204	102	408

Глубина памяти (выборки)	Режимы анализа логических состояний (синхронные)	Обычные и переходные режимы анализа временных диаграмм (асинхронные)			Функция Timing Zoom
	Обычный и с двойной выборкой (все опции частоты сбора данных); с четверной выборкой (доступен только с опцией 02G)	Все каналы	Половина каналов	Четверть каналов (требуется опция 01G или 02G)	Все опции
Стандартная (базовая) память	2 М	2 М	4 М	8 М	256 К
U4164A-004	4 М	4 М	8 М	16 М	256 К
U4164A-008	8 М	8 М	16 М	32 М	256 К
U4164A-016	16 М	16 М	32 М	64 М	256 К
U4164A-032	32 М	32 М	64 М	128 М	256 К
U4164A-064	64 М	64 М	128 М	200 М	256 К
U4164A-128	128 М	128 М	200 М	400 М	256 К
U4164A-200	200 М	200 М	400 М	800 М	256 К
U4164A-400	400 М	400 М	800 М	1,6 Г	256 К

Для получения информации о дополнительных конфигурациях свяжитесь с Keysight Technologies.

Примечание: память можно модернизировать после покупки. См. подраздел «Модернизация» в разделе «Информация для заказа».

1. Определены для моделей общего назначения. В случае памяти DDR/LPDDR для разделения сигналов чтения и записи используются режимы с двойной или четверной выборкой. Режим с четверной выборкой используется для захвата выборок по переднему и заднему фронтам DQ-сигналов, как при считывании, так и при записи в памяти DDR/LPDDR при скорости передачи данных до 4 Гбит/с от единственной точки измерений. Режим с двойной выборкой используется для захвата сигналов считывания и записи вместо более высоких скоростей передачи данных. При использовании режима с двойной выборкой вместо режима с четверной выборкой, чтобы обеспечить захват выборок при скорости передачи данных свыше 2,5 Гбит/с, требуется двойной замер данных DDR/LPDDR (DQ).

Дополнительно приобретаемые аппаратные средства

Если требуется больше каналов или больше функций

Технология MultiFrame позволяет объединять 16 шасси в формате AXIe. ¹

Для соединения нескольких блоков необходимо использовать один или несколько кабелей MultiFrame (Y1223A). Число заказываемых кабелей должно быть на единицу меньше числа блоков/шасси, которые требуется объединить.

1. Для каждого шасси в формате AXIe рекомендуется использовать отдельный управляющий ПК.

Дополнительно приобретаемое программное обеспечение

Программное обеспечение B4661A для анализа памяти

Программное обеспечение для анализа памяти Keysight B4661A имеет набор средств, включая первую в отрасли функцию испытания на несоответствие протоколам в отношении изменений скорости; сжатый обзор потока данных, облегчающий навигацию по интересующим участкам отслеживания логического анализатора; мощные графические средства анализа производительности и декодеры DDR и LPDDR. С помощью программного обеспечения B4661A для анализа памяти и логического анализатора Keysight пользователи могут выполнять мониторинг систем DDR3/4 или LPDDR2/3/4 с целью отладки, повышения производительности и проверки соответствия протоколам. Мощные средства анализа потока данных, несколько вариантов просмотра на выбор и триггеры реального времени, настраиваемые на нарушение соответствия, помогают выявить трудноуловимые нарушения системы DDR/LPDDR.

Программное обеспечение Keysight B4661A для анализа памяти обеспечивает четыре стандартные программные функции и четыре лицензированные опции анализа памяти.

Стандартные функции программного обеспечения B4661A:

- Используемые по умолчанию конфигурации для испытаний DDR и LPDDR с помощью пробников для логических анализаторов Keysight
- Средство DDR Setup Assistant
- Поиск глазков/глазковое сканирование DDR
- Создание конфигурации DDR

Лицензированные опции программного обеспечения B4661A:

- Декодер DDR со средством запуска по физическому адресу (B4661A-1xx)
- Декодер LPDDR (B4661A-2xx)
- Анализ несоответствий DDR и LPDDR (B4661A-3xx)
- Анализ несоответствий после обработки и в реальном времени
- Анализ производительности DDR3/4 и LPDDR2/3/4 (B4661A-4xx)

Дополнительно приобретаемое программное обеспечение (продолжение)



Рис. 10. Пример анализа потока данных: графическое отображение действия команд управления по командам и хранилищам на основании захваченной трассировки из логического логического анализатора Keysight.

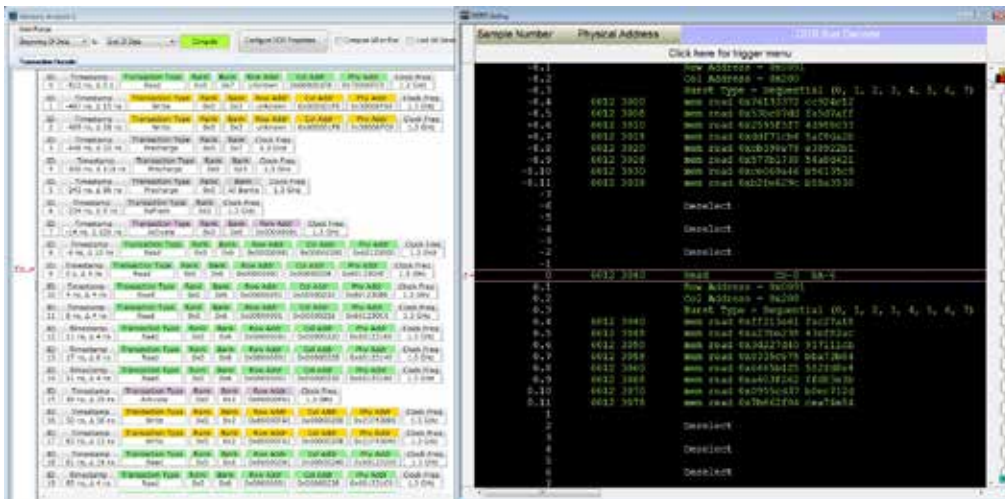


Рис. 11. Декодирование транзакций с помощью опции анализа производительности дает общий вид, соотносящийся во времени с окном списка, в котором каждое логическое состояние отображается с помощью декодера шины DDR. (В опции декодирования транзакций также предусмотрено окно сведений для просмотра данных, относящихся к каждой транзакции считывания или записи.)

Дополнительно приобретаемое программное обеспечение (продолжение)

Task Flow	Test Name	Actual Val	Margin	Pass Limits
Set Up	✓ ACTIVATE to PRECHARGE (Auto-PRECHARGE must be <= tRASmax)	Pass	200%+02%	VALUE <= 70.200 ns
Select Tests	✗ ACTIVATE to PRECHARGE must be >= tRASmin	Fail	-84.1%	max(42ns, 30Q)
Configure	✗ ACTIVATE to READ/WRITE must be >= tRCD	Fail	-76.2%	max(18ns, 40Q)
Connect	✓ ACTIVATE to ACTIVATE (different banks) must be >= tRRD	Pass	213.0%	max(10ns, 40Q)
Run Tests	✓ Four ACTIVATE window (different banks) must be >= tBAW	Pass	229.7%	VALUE >= 40.0 ns
	✓ READ or WRITE to an inactive row	Pass	100.0%	Pass/Fail
	✓ REFRESH to an active bank	Pass	100.0%	Pass/Fail
	✓ ACTIVATE to an active bank	Pass	100.0%	Pass/Fail
	✓ MRW command to MRW command (or OXE low) must be > tMRW	Not Run	100.0%	max(10ns, 100Q)
	✓ MRW command to any valid command must be > tMRD	Not Run	100.0%	max(14ns, 100Q)
	✓ MRR command to any valid command (or OXE low) must be > tMRR	Not Run	100.0%	VALUE >= 8 CK
	✓ PRECHARGE (all banks) to ACTIVATE/REFRESH must be >= tRPab	Not Run	100.0%	max(21ns, 30Q)
	✗ PRECHARGE (per bank) to ACTIVATE/REFRESH must be >= tRPpb	Fail	-85.2%	max(18ns, 30Q)
	✓ Masked write to masked write must be >= tCCDMW	Pass	62.5%	VALUE >= 32 CK
	✓ PRECHARGE to PRECHARGE must be >= tRPD	Pass	108%+01%	VALUE >= 4 CK
	✓ Required number of refresh commands occur in time period <= tREFW	Pass	100.0%	Pass/Fail
	✗ Refresh (all banks) to Activate or Refresh must be > tRFCab	Fail	-86.3%	VALUE >= 180.0 n
	✓ Refresh (per bank) to Activate (same bank) or Refresh must be > tRFCpb	Pass	182.2%	VALUE >= 90.0 n
	✓ Interval between refresh commands must be <= (tREFI * 9)	Pass	611.3%	Pass/Fail
	✓ No more than 16 refresh commands occur in time period (tREFI * 2)	Pass	100.0%	Pass/Fail
	✗ Exit self refresh to valid command >= tXSR	Fail	-87.7%	max(tRCab + 7.5ns, 2nQ)
	✗ Exit power down to valid command >= tDP	Fail	-89.2%	max(7.5ns, 30Q)
	✓ Self refresh entry command to OXE low >= tESQSE	Pass	100.0%	VALUE >= 2 CK
	✓ Any valid command to OXE low >= tQMDQSE	Pass	66.7%	max(1.75ns, 30Q)
	✗ Exit powerdown to any valid command >= tQEHQMD	Fail	-85.2%	max(7.5ns, 30Q)
	✓ Self refresh entry to self refresh exit >= tSR	Pass	433.3%	max(15ns, 30Q)
	✓ Duration of OXE highlow >= tQKHLW	Pass	100.0%	max(7.5ns, 30Q)
	✓ READ 16 to any write >= tRtoWB16	Pass	75.9%	RL + RU[(tDQSQ(max)(tOQ) + BL/2 - WL + tWPRE + tRPST
	✓ WRITE 16 or masked write to read >= tWtoRB16	Pass	28.2%	WL + 1 + BL/2 + RU(WTR/tOQ)
	✓ READ 16 to PRECHARGE (same bank) >= tRtoPB16	Pass	125.0%	BL/2 + max([tRU(tRTP/tOQ)] - 8
	✗ WRITE 16 or masked write to PRECHARGE (same bank) >= tWtoPBL16	Fail	-86.1%	WL + 1 + BL/2 + RU(WR/tOQ)
	✓ READ 32 to any write >= tRtoWB32	Not Run	100.0%	RL + RU[(tDQSQ(max)(tOQ) + BL/2 - WL + tWPRE + tRPST
	✓ WRITE 32 to read >= tWtoPBL32	Not Run	100.0%	WL + 1 + BL/2 + RU(WTR/tOQ)
	✓ READ 32 to PRECHARGE (same bank) >= tRtoPB32	Not Run	100.0%	BL/2 + max([tRU(tRTP/tOQ)] - 8
	✓ WRITE 32 to PRECHARGE (same bank) >= tWtoPBL32	Not Run	100.0%	WL + 1 + BL/2 + RU(WR/tOQ)
	✓ READ 16 to ZQCALLATCH >= tRtoLATB16	Not Run	100.0%	RL + RU [(tDQSQ + tOQ) + BL/2
	✓ WRITE 16 or Masked Write to ZQCALLATCH >= tWtoLATB16	Not Run	100.0%	WL + RU[(tDQSS + tDQSDQ)/tOQ] + BL/2
	✓ READ 32 to ZQCALLATCH >= tRtoLATB32	Not Run	100.0%	RL + RU [(tDQSQ + tOQ) + BL/2
	✓ WRITE 32 to ZQCALLATCH >= tWtoLATB32	Not Run	100.0%	WL + RU[(tDQSS + tDQSDQ)/tOQ] + BL/2
	✓ RD_FPOWD_CALIBRATION/MRR to ZQCALLATCH >= tRtoLAT	Not Run	100.0%	RL + RU [(tDQSQ + tOQ) + BL/2
	✓ WR_FPOW to ZQCALLATCH >= tWtoLAT	Not Run	100.0%	WL + RU[(tDQSS + tDQSDQ)/tOQ] + BL/2
	✓ ZQCALSTART to ZQCALLATCH >= tZQCAL	Not Run	100.0%	VALUE >= 1.0000 us
	✓ ZQCALLATCH to any valid command >= tZQLAT	Not Run	100.0%	max(30ns, 80Q)
	✓ ZQCALRESET to any valid command >= tZQRESET	Not Run	100.0%	max(30ns, 80Q)

Details: Exit self refresh to valid command >= tXSR	
✗ Trial 1	
Parameter	Value
Pass Limits	max(tRCab + 7.5ns, 2nQ)
Parameter Tested	tXSR
Actual Value	Fail
Referenced values:	
Number of tests	15262
Number of failures	5171
Number of failures listed	20
Click to mark all failures listed	
Click to edit limit value	
State Pair	Margin/Time/Clocks/Clock_Frequency
902_938	-52.0%, 90.0 ns, 18 CK, 200.0 MHz
902_941	-86.6%, 100.0 ns, 20 CK, 200.0 MHz
904_954	-30.6%, 130.0 ns, 26 CK, 200.0 MHz
902_958	-25.3%, 140.0 ns, 28 CK, 200.0 MHz
1812_1856	-88.2%, 22.0 ns, 22 CK, 1.0 GHz
1812_1860	-87.2%, 24.0 ns, 24 CK, 1.0 GHz
1812_1872	-84.0%, 30.0 ns, 30 CK, 1.0 GHz
1812_1876	-82.9%, 32.0 ns, 32 CK, 1.0 GHz
1812_1930	-68.5%, 59.0 ns, 59 CK, 1.0 GHz
1812_1950	-63.2%, 69.0 ns, 69 CK, 1.0 GHz
1812_1954	-62.1%, 71.0 ns, 71 CK, 1.0 GHz
1812_1968	-88.9%, 77.0 ns, 77 CK, 1.0 GHz
1812_1970	-57.9%, 79.0 ns, 79 CK, 1.0 GHz
1812_2024	-43.4%, 106.0 ns, 106 CK, 1.0 GHz
1812_2020	-36.5%, 119.0 ns, 119 CK, 1.0 GHz
1812_2024	-35.4%, 121.0 ns, 121 CK, 1.0 GHz
1812_2068	-32.2%, 127.0 ns, 127 CK, 1.0 GHz
1812_2070	-31.2%, 129.0 ns, 129 CK, 1.0 GHz
1812_2124	-15.8%, 156.0 ns, 156 CK, 1.0 GHz
1812_2152	-9.3%, 170.0 ns, 170 CK, 1.0 GHz

Рис. 12. Средство проверки соответствия после обработки добавляет гиперссылки для быстрого перехода и/или пометки нарушений и серьезных нарушений в трассировках логического анализатора данных, в окне просмотра транзакций и в окне списка.

Пробники и кабели, требуемые для подключения к целевой системе

Пробники с непосредственным подключением - пробники, которые напрямую соединяют разъем или посадочное место испытываемого устройства с разъемом на передней панели логического анализатора.

Тип пробника	Модель	Число каналов	Макс. скорость передачи данных	Поддерживаемые типы сигналов	Примечания
Безразъемный, Soft Touch Pro	U4206A	34	4 Гбит/с	Несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	Совместим только с U4164A. Требуется один U4206A на каждый модуль U4164A. Используется только для режима анализа логических состояний с четверной выборкой и режима анализа временных диаграмм с четвертью каналов U4164A. В руководстве по эксплуатации U4206A приведен пример использования смешанных режимов работы (например, четверная выборка выбранными парами контактных блоков)
Безразъемный, Soft Touch Pro	U4204A	34	4 Гбит/с	Дифференциальный или несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	
Пробники с отдельными проводниками	U4203A	34	1,5 Гбит/с	Несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	
Mictor	U4205A	34	600 Мбит/с	Несимметричный для сигнала данных, несимметричный для тактового сигнала	

Модель	Описание	Макс. скорость передачи данных	Примечания
U4208A	Пробник/кабель, 61-контактный ZIF-соединитель, левое крыло, без RC-цепи, 160-контактное непосредственное соединение с U4164A	3,2 Гбит/с (типичная)	Совместим только с U4164A. Для использования с предназначенными для BGA DDR4 интерпозерами W4631A и W4636A, которые содержат RC-цепь, обеспечивающую правильную оконечную согласованную нагрузку для логического анализатора. Использует режим анализа логических состояний с четверной выборкой для захвата сигналов DQ.
U4209A	Пробник/кабель, 61-контактный ZIF-соединитель, правое крыло, без RC-цепи, 160-контактное непосредственное соединение с U4164A	3,2 Гбит/с (типичная)	Совместим только с U4164A. Для использования с предназначенными для BGA DDR4 интерпозерами W4631A и W4636A. Содержит RC-цепь, обеспечивающую правильную оконечную согласованную нагрузку для логического анализатора. Использует режим анализа логических состояний с четверной выборкой для захвата сигналов DQ.

Пробники и кабели для подключения к целевой системе (продолжение)

Пробники общего назначения, требуемые для подключения к целевой системе.
(Для пробников в этой таблице требуются кабели U4201A.)

Тип пробника	Модель	Число каналов	Макс. скорость передачи данных	Поддерживаемые типы сигналов	Количество U4201A на один пробник
Безразъемный, Soft Touch, серия Pro	E5406A	34 (32 для данных, 2 для тактовых сигналов)	4 Гбит/с	Несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	1 на каждый E5406A
Безразъемный, Soft Touch, низкопрофильный	E5402A	34 (32 для данных, 2 для тактовых сигналов)	4 Гбит/с	Несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	1 на каждый E5402A
Безразъемный, Soft Touch, серия Classic	E5390A	34 (32 для данных, 2 для синх.)	4 Гбит/с	Несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	1 на каждый E5390A
Безразъемный, Soft Touch, половинного размера	E5398A	17 (16 для данных, 1 для тактовых сигналов)	4 Гбит/с	Несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	1 на каждый E5398A
Безразъемный, Soft Touch, серия Pro	E5405B	17 (16 для данных, 1 для тактовых сигналов)	4 Гбит/с	Дифференциальный или несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	1 на каждые два E5405B
Соединитель Samtec	E5378A	34 (32 для данных, 2 для тактовых сигналов)	1,5 Гбит/с	Несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	1 на каждый E5378A
Соединитель Samtec	E5379A	17 (16 для данных, 1 для тактовых сигналов)	1,5 Гбит/с	Дифференциальный или несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	1 на каждые два E5379A
Соединитель Mictor	E5380B	34 (32 для данных, 2 для тактовых сигналов)	600 Мбит/с	Несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	1 на каждый E5380B
Общего назначения с гибкими выводами	E5382B	17 (16 для данных, 1 для тактовых сигналов)	1,5 Гбит/с	Несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	1 на каждые два E5382B
Общего назначения с гибкими выводами	E5381B	17 (16 для данных, 1 для тактовых сигналов)	1,5 Гбит/с	Дифференциальный или несимметричный для сигнала данных, дифференциальный или несимметричный для тактового сигнала	1 на каждые два E5381B

Рекомендуемые пробники для DDR- и LPDDR-памяти включают пробники BGA, интерпозеры и пробники Soft Touch, подключаемые непосредственно к шине. Интерпозеры могут быть приобретены у компании FuturePlus Systems или через компанию Keysight. См. раздел «Информация для заказа». Сведения об интерпозерах FuturePlus см. по адресу <http://www.futureplus.com/DDR3-Memory/keysight-la-support-overview.html>.

Для получения сведений о дополнительных опциях пробников DDR/2/3/4 и LPDDR/2/3/4 свяжитесь с местным представительством Keysight: www.keysight.com/find/contactus.

Требуемые опции частоты сбора данных U4164A для скорости передачи данных DDR/LPDDR

Требования U4164A

- Шасси и управляющий ПК
- Кабели и/или пробники для подключения к испытываемому устройству (ИУ)
- ПО для логического анализатора и анализатора протокола версии 6.20 или выше
- Управляющий ПК с совместимой 64-битной ОС (последние версии поддерживаемых ОС см. на сайте загрузки ПО для логического анализатора и анализатора протокола)

Состав U4164A

- 1 модуль логического анализатора U4164A
- 2 гибких кабеля U4154-61602 для соединения нескольких модулей U4164A в комплекты модулей

Для одновременного захвата данных считывания и записи требуется режим анализа логических состояний с двойной выборкой и данных памяти DDR/LPDDR

Скорости передачи данных DDR/LPDDR	Базовая частота тактового сигнала: 350 МГц ¹	Опция 700: тактовая частота 700 МГц ¹	Опция 01G: тактовая частота 1,4 ГГц ¹	Опция 02G: тактовая частота 2,5 ГГц ²
DDR или LPDDR	≤ 700 Мбит/с	√	√	√
DDR2	≤ 700 Мбит/с	√	√	√
DDR3	≤ 1400 Мбит/с	√	√	√
	≤ 2500 Мбит/с		√	√
	> 2500 Мбит/с			√
DDR4	≤ 2500 Мбит/с		√	√
	> 2500 Мбит/с			√
LPDDR2	≤ 1400 Мбит/с	√	√	√
LPDDR3	≤ 1400 Мбит/с	√	√	√
	≤ 2500 Мбит/с		√	√
	≤ 2500 Мбит/с		√	√
LPDDR4	≤ 2500 Мбит/с		√	√
	> 2500 Мбит/с			√

1. Для одновременного захвата данных считывания и записи требуется режим анализа логических состояний с двойной выборкой.
2. Для одновременного захвата данных считывания и записи требуется режим анализа логических состояний с двойной или четверной выборкой. Режим анализа логических состояний с двойной выборкой требует двойного замера при скорости передачи данных свыше 2,5 Гбит/с. Работа в режиме анализа логических состояний с четверной выборкой осуществляется от одной нагрузки от пробника.

Минимальные требования к аппаратным средствам

Рекомендации по числу модулей

В следующей таблице приведены общие рекомендации по числу модулей U4164A, которое требуется для нескольких описанных примеров применения. Требования для каждого конкретного случая применения зависят от требований, предъявляемых используемыми устройствами, интерпозерами и пробниками.

Конфигурация испытываемого устройства	Требования модуля U4164A
Общие измерения, требующие заданного числа каналов на один опорный генератор	Каждый U4164A имеет 136 каналов. Можно объединить максимум три U4164A, чтобы получить 408 каналов
Интерпозер DIMM DDR4, скорость передачи данных > 2,5 Гбит/с, захват всех адресов, команд и данных	Три модуля U4164A с опцией 02G в каждом
DDR2/3/4, 64-битные данные, скорость передачи данных ≤ 2,5 Гбит/с, захват всех адресов, команд и данных (запись и считывание)	Два модуля U4164A с опцией 01G в каждом
LPDDR1/2/3/4, скорость передачи данных ≤ 2,5 Гбит/с	Один модуль U4164A
LPDDR4, скорость передачи данных > 2,5 Гбит/с	Может потребоваться до трех модулей U4164A (зависит от числа анализируемых сигналов данных и схемы подключения пробников) ¹

1. Чтобы определить число каналов и, следовательно, число модулей, необходимых для системы памяти DDR/LPDDR, работающей со скоростью выше 2,5 Гбит/с, выделите по четыре канала U4164A для каждого захватываемого DQ памяти DDR/LPDDR.

Рекомендации для шасси и контроллеров

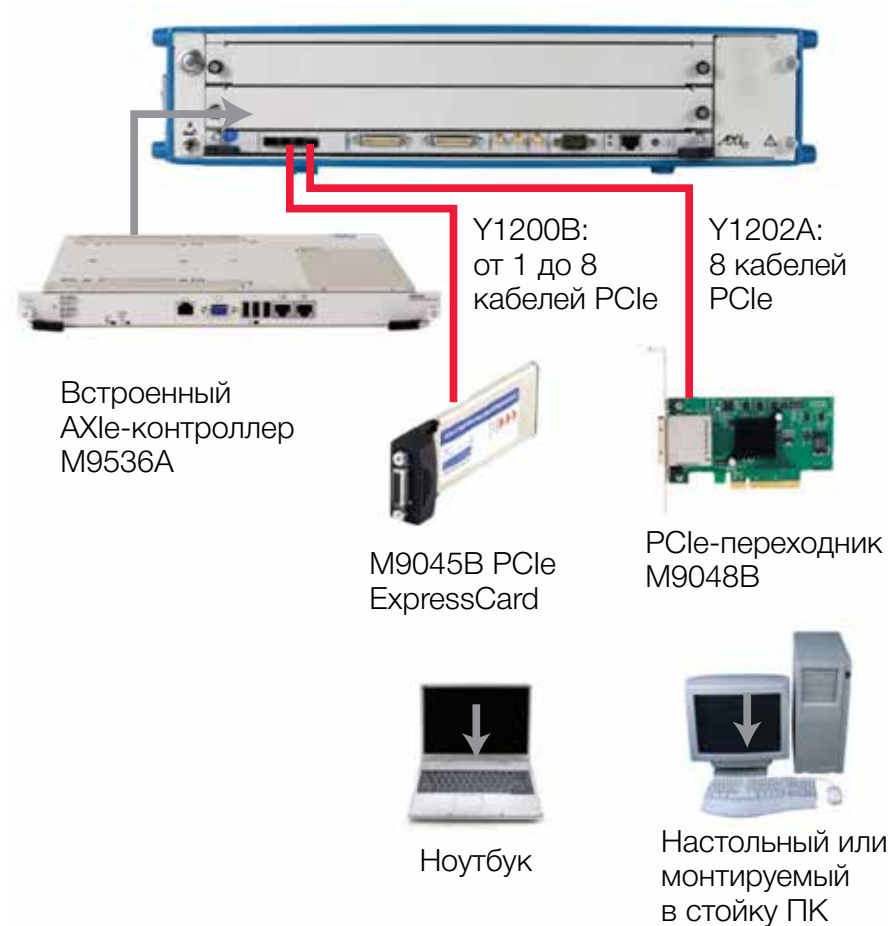


Рис. 13.

Минимальные требования к аппаратным средствам (продолжение)

Рекомендации для шасси и контроллеров (продолжение)

- Для шасси с AXIe возможны три варианта управляющего ПК: встроенный контроллер M9536A, внешний ноутбук или внешний настольный ПК. Выберите одну из приведенных выше конфигураций управляющего ПК для вашей системы U4164A
- Если вы используете ноутбук или настольный ПК, список проверенных компьютеров см. в документе 5990-7632EN
- При использовании трехмодульного комплекта U4164A, а также двухмодульного комплекта U4164A со встроенным контроллером M9536A, который устанавливается в нижний слот (слот 1) шасси, требуется шасси M9505A с 5 слотами
- На управляющем ПК должно быть установлено ПО для логического анализатора и анализатора протоколов версии 6.20 или выше. Последние поддерживаемые версии операционных систем см. на сайте загрузки программного обеспечения

Кабели

Для каждого модуля логического анализатора U4164A в зависимости от метода зондирования может потребоваться до четырех кабелей U4201A. Дополнительные сведения см. в таблице пробников. Для интерпозеров с непосредственным кабельным подключением, например интерпозера DIMM FS2510AB для DDR4 компании FuturePlus, дополнительные кабели U4201A не требуются.

Типовые конфигурации

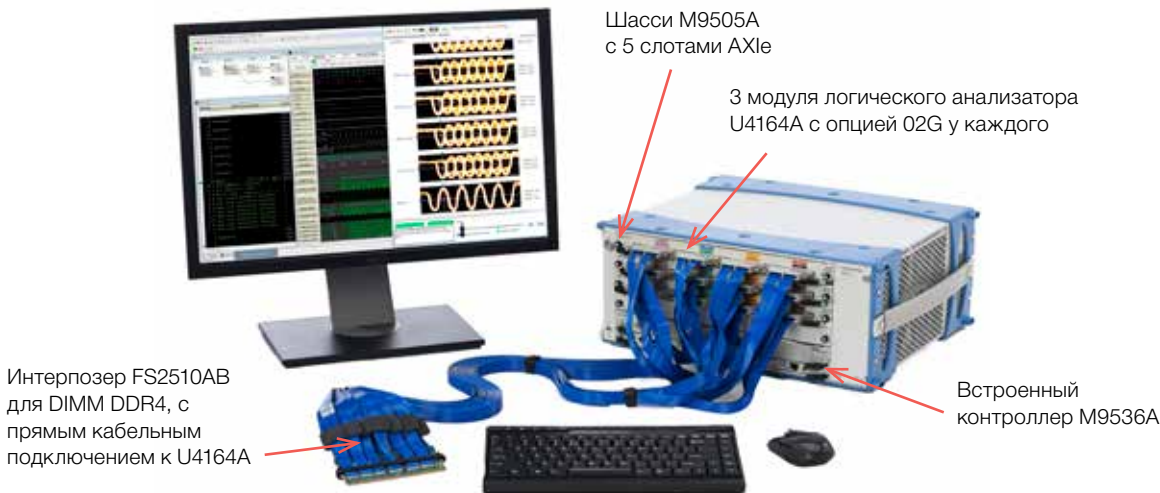


Рис. 14. Типовая конфигурация для отладки и приемочных испытаний DDR4 DIMM при скорости передачи данных свыше 2500 Мбит/с.

Рекомендуемая конфигурация решений для DIMM DDR4 при скорости передачи данных свыше 2,5 Гбит/с		
Модель	Кол.	Описание
U4164A	3	Модуль логического анализатора, 136 каналов, TZ 12,5 ГГц, тактовая частота 5 ГГц, базовая частота в режиме анализа логических состояний 350 МГц, память глубиной 2 Мвыб.
U4164A-02G	3	Увеличение макс. скорости передачи данных: режим анализа логических состояний до 4 Гбит/с (2,5 ГГц) и режим анализа временных диаграмм до 10 ГГц
M9505A	1	Шасси с 5 слотами AXIe
M9536A	1	Встроенный контроллер формата AXIe или адаптеры PCI Express® M9045B или M9048A
FS2510AB с FS1070		Интерпозер DIMM DDR4 компании FuturePlus Systems. Доступен в Keysight

Примечание: контроллер M9536A, если он используется, необходимо установить в слот 1.

Типовые конфигурации (продолжение)

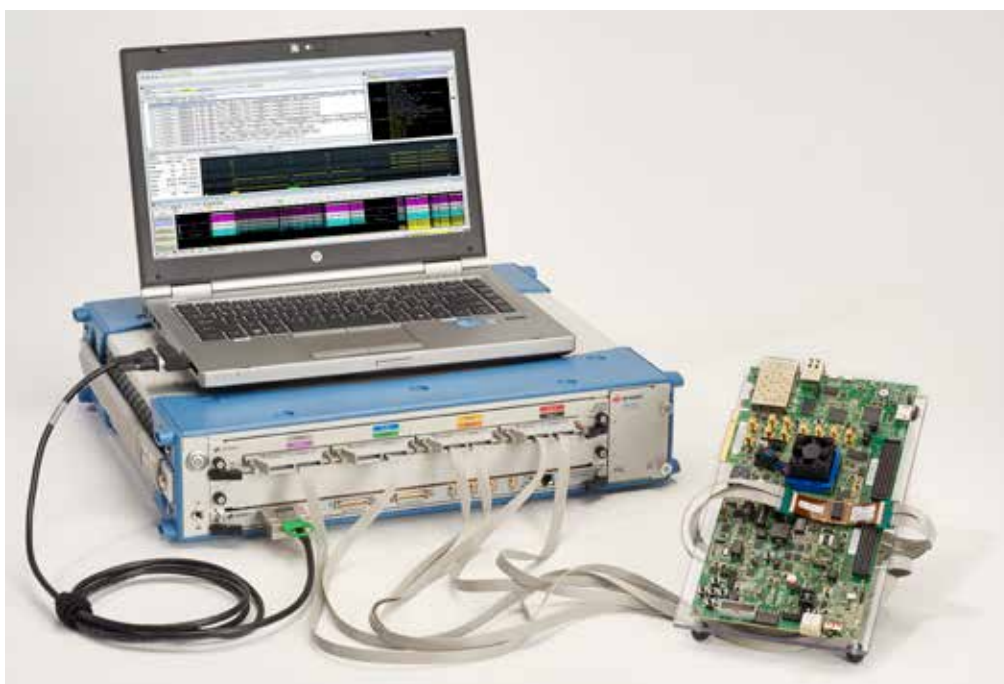


Рис. 15. Типовая конфигурация с интерпозером BGA DDR4 для скоростей передачи данных до 3,2 Гбит/с.

Конфигурация с интерпозером BGA DDR4 для режима U4164A с четверной выборкой в режиме анализа логических состояний

Тип DDR4 DRAM	Разрядность данных	Доступ к сигналам DDR4	Интерпозер BGA	Кабели пробников (кол.)	Совместимость с логическим анализатором	Суммарный заказ, модель/опции (кол.)
x4	x4	Команды, адреса, управление и данные	W4643A	U4208A (1)	Только U4164A (с опцией -02G)	U4164A (1) ¹
x8	x8			U4209A (1)		U4164A-02G (1)
x16	x16	Команды, адреса, управление и данные	W4641A	U4208A (1) U4209A (1)	Только U4164A (с опцией -02G)	U4164A (1) ¹ U4164A-02G (1) W4641A U4208A (1) U4209A (1)

1. Использование режима с двойной выборкой для одновременного захвата данных при считывании/записи.

Связанные продукты

Модель	Описание
U4301B	Анализатор PCIe® Gen3, баз. конфигурация 5 Гбит/с, разр. линии x1, буфер захвата 8 ГБ
FS2510 AB	Интерпозер DIMM DDR4 компании FuturePlus
FS2512	Интерпозер SODIMM DDR4 компании FuturePlus

Параметры и технические характеристики

Все технические характеристики относятся к комбинации модуля логического анализатора U4164A, кабеля U4201A пробника логического анализатора и любого пробника Keysight Soft Touch. Использование других пробников окажет влияние на результаты.

Выборка в режиме анализа логических состояний (синхронный режим сбора данных)

Опция 02G, макс. скорость передачи данных при анализе логических состояний 2,5 ГГц (ТУ)	2,5 Гбит/с в 136 каналах одного U4164A, по одному или обоим фронтам тактового сигнала (норм.) 4 Гбит/с в 68 каналах одного U4164A, любой из фронтов тактового сигнала (тип.)
Опция -01G, макс. скорость передачи данных в режиме анализа логических состояний 1,4 ГГц (норм.)	2,5 Гбит/с в 136 каналах на один U4164A, по обоим фронтам тактового сигнала (норм.) 2,8 Гбит/с в 68 каналах одного U4164A, любой из фронтов тактового сигнала (тип.)
Опция -700, макс. скорость передачи данных в режиме анализа логических состояний	1,4 Гбит/с в 136 каналах, по обоим фронтам тактового сигнала (норм.)
Стандартная макс. скорость передачи данных в режиме анализа логических состояний 350 МГц (баз.)	700 Мбит/с в 136 каналах, по обоим фронтам тактового сигнала (норм.)
Макс. тактовая частота в режиме анализа логических состояний (тип.)	2,5 ГГц, опция -02G 1,4 ГГц, опция -01G 700 МГц, опция -700 350 МГц, стандарт (баз.)
Мин. тактовая частота в режиме анализа логических состояний ¹ (тип.)	12,5 МГц (один фронт) 6,25 МГц (оба фронта)
Разрешающая способность регулировки позиции выборки (тип.)	5 или 20 пс
Точность регулировки позиции выборки (тип.)	±150 пс
Минимальный размер окна достоверных данных (глазка)(тип.)	100 пс
Мин. время настройки (тип.)	50 пс
Мин. время задержки (тип.)	50 пс
Минимальная высота раскрыва глазка (тип.)	100 мВ
Диапазон регулировки позиции выборки (тип.)	7 нс
Мин. ширина тактового импульса в режиме анализа логических состояний (тип.)	200 пс
Число тактовых генераторов (ном.)	1
Мин. период между активными фронтами тактовых импульсов (тип.)	400 пс
Макс. период между активными фронтами тактовых импульсов ¹ (тип.)	80 нс
Число квалификаторов тактовых сигналов	4 (контактные блоки 2, 3, 4 и 5 модуля синхронизации)
Время установки квалификатора тактовых сигналов	150 пс
Время задержки квалификатора тактовых сигналов	150 пс
Число квалификаторов тактовых сигналов «СБРОС»	1 (приставка 7 модуля синхронизации)
Время установки квалификатора тактовых сигналов «СБРОС»	2 нс
Время удержания квалификатора тактовых сигналов «СБРОС»	0 пс
Разрешающая способность метки времени (тип.)	80 пс
Максимальный временной интервал между сохраненными состояниями (тип.)	66 дней

1. Тактовый генератор может приостанавливаться на период до 66 дней один раз на каждые 8 и более фронтов.

Параметры и технические характеристики (продолжение)

Выборка в режиме анализа временных диаграм (асинхронный режим сбора данных)			
	Полноканальный режим	Полуканальный режим	Четвертьканальный режим
Макс. временной интервал между переходными состояниями (ном.)	66 суток		
Мин. ширина импульса данных (тип.)	1 период выборки + 200 пс		
Погрешность измерения временных интервалов (тип.)	± (1 период выборки + 400 пс + 0,01% от показания временного интервала)		
Макс. частота сбора данных (ном.)	2,5 ГГц	5 ГГц	10 ГГц
Мин. период выборки (ном.)	400 пс	200 пс	100 пс
Использование контактных блоков (ном.) 1 контактный блок от каждой пары	Все контактные блоки	Нечетный в каждой паре из нечетного/ четного контактных блоков	Четные сигнальные входы (0, 2, 4, 6, 8) нечетного контактного блока в каждой паре нечетного/ четного контактных блоков плюс вход тактового сигнала
Режим выборки Timing Zoom (асинхронный режим сбора данных)			
Частота сбора данных в режиме Timing Zoom (ном.)		12,5 ГГц	
Глубина памяти в режиме Timing Zoom (ном.)		256 тыс. выборок	
Характеристики запуска			
Макс. скорость секвенсора сигналов запуска (тип.)		2500 МГц (400 пс), опция -02G	
		1400 МГц (714 пс), опция -01G	
		700 МГц (1,428 нс), опция -700	
		350 МГц (2,856 нс), стандартный (базовый) модуль	
Источники сигнала запуска (ном.)		16 последовательностей, определяемых как =, !=, >, >=, <, <=	
		8 диапазонов с двумя пределами, определяемых как "в диапазоне"/"вне диапазона"	
		От 4 до 8 детекторов пакетов	
		4 детектора фронтов по временным характеристикам, 3 по временным характеристикам переходного процесса	
		1 счетчик событий на каждый уровень последовательности	
		1 таймер	
		3 идентификатора	
Логические выражения условий источника сигнала запуска (ном.)		1 вход сигнала приведения в готовность	
		Произвольные логические выражения	
Действия при запуске (ном.)		Перейти	
		Запуск и заполнение памяти	
		Запуск и переход	
		Запуск, отправка сообщения по эл. почте и заполнение памяти	
Действия, определяющие условия сохранения (ном.)		По умолчанию (глобальное) и для каждой последовательности	
		Сохранить/не сохранять последовательность	
		Вкл./выкл. сохранение по умолчанию	
Действия для таймера		Запустить после сброса	
		Остановить и сбросить	
		Приостановить	
		Возобновить	
Действия по идентификаторам		Установить	
		Очистить	
		Задание импульса	
		Очистка импульса	

Параметры и технические характеристики (продолжение)

Характеристики запуска (продолжение)	
Макс. число уровней последовательности сигналов запуска (ном.)	8
Ветвление уровней последовательности сигналов запуска (ном.)	Произвольное 4-стороннее, по условию if/then/else
Положение точки запуска	В начале, в середине, в конце или определяемая пользователем
Макс. значение счетчика событий (ном.)	999999999
Макс. длительность последовательности (ном.)	128 бит — одна метка 408 бит — И длина нескольких меток в комплекте из трех модулей
Макс. ширина диапазона (ном.)	64 бита
Диапазон таймера (ном.)	От 100 нс до 27 часов (в режимах анализа временных диаграмм) От 200 периодов тактовых импульсов в режиме анализа логических состояний до 27 часов (в режиме анализа логических состояний)
Разрешение таймера (ном.)	5 нс
Точность таймера (тип.)	± (5 нс + 0,01%) (в режимах анализа временных диаграмм) ± (8 периодов тактовых импульсов + 2 нс + 0,01%) (в режиме анализа логических состояний)
Задержка сброса таймера (ном.)	40 нс (в режимах анализа временных диаграмм) 80 * периодов тактовых импульсов (в режиме анализа логических состояний)
Общие характеристики	
Число каналов (ном.)	136 в одном U4164A
	272 в двух связанных U4164A
	408 в трех связанных U4164A
Максимальное число каналов на один генератор развертки и запуск (ном.)	408
Число анализаторов (ном.)	1
Амплитуда входного сигнала, $U_{\text{вхгл}}$ (тип.)	≥ 350 мВ
Поддерживаемые типы сигналов	несимметричный и дифференциальный
Порог напряжения (тип.)	От -5 до +5 В От -4 до +4 В в режимах анализа логических состояний с двойной и четверной выборкой
Минимальное разрешение для порога (тип.)	2 мВ
Точность порога (тип.)	± (30 мВ + 1% от значения настройки)
Настройка порогов	Покальная

Характеристики окружающей среды и физические характеристики

Рабочие условия	
Температура (ном.)	От 0 до +40°C
Влажность (ном.)	От 0 до 80% отн. при 40°C
Высота над уровнем моря	От 0 до 3000 м
Устойчивость к вибрации	Случайная вибрация от 5 до 500 Гц, 10 минут на ось, приблизительно 0,2 g (СКЗ)
Условия хранения	
Температура (ном.)	От -40 до +75°C
Влажность (ном.)	От 0 до 90% отн. при 65°C
Высота над уровнем моря	От 0 до 15300 м
Вибрация (в транспортной упаковке)	Случайная вибрация от 5 до 500 Гц 10 минут на ось Приблизительно 2,41 Обнаружение резонанса синусоидальным скользящим тоном От 5 до 500 Гц 0,50 g (0-пик) 5 минут воздействия на частоте резонанса в 4 точках резонанса на оси
Масса	2,34 кг

Определения характеристик

Нормированное значение (норм.): гарантированное значение параметра откалиброванного прибора, выдержанного не менее 2 часов в диапазоне рабочих температур от 0 до 40°C, если не указано иное, и прогретого в течение 45 минут. Нормированные значения учитывают погрешность измерений. Данные, представленные в настоящем документе являются нормированными значениями, если не указано иное.

Типовое значение (тип.): значение характеристики, которому соответствует 80% произведенных приборов. Эти данные не гарантируются, не учитывают погрешность измерений и действительны только при комнатной температуре (приблизительно 25°C).

Номинальные (ном.): ожидаемые средние или усредненные характеристики либо значения, определяемые самой конструкцией изделия, как например, у соединителей с импедансом 50 Ом. Эти данные не гарантируются и измеряются при комнатной температуре (приблизительно 25°C).

Измеренные (изм.): значения, измеренные на этапе проектирования с целью информирования о таких ожидаемых характеристиках, как, например, временной амплитудный дрейф. Эти данные не гарантируются и измеряются при комнатной температуре (приблизительно 25°C).

Информация для заказа

Модель	Описание
U4164A	Модуль логического анализатора, 136 каналов, TZ 12,5 ГГц, тактовая частота 5 ГГц, базовая частота в режиме анализа логических состояний 350 МГц, память глубиной 2 Мвыб
U4164A-A6J	Калибровка по стандарту ANSI Z540-1-1994
Опции частоты сбора данных в режимах анализа логических состояний и анализа временных диаграмм	
U4164A-700	Увеличение макс. частоты в режиме анализа логических состояний до 700 МГц
U4164A-01G	Увеличение макс. скорости передачи данных: режим анализа логических состояний до 2,8 Гбит/с (1,4 ГГц) и режим анализа временных диаграмм до 10 ГГц
U4164A-02G	Увеличение макс. скорости передачи данных: режим анализа логических состояний до 4 Гбит/с (2,5 ГГц) и режим анализа временных диаграмм до 10 ГГц
Опции глубины памяти	
U4164A-004	Увеличение глубины памяти сбора данных до 4 Мбит
U4164A-008	Увеличение глубины памяти сбора данных до 8 Мбит
U4164A-016	Увеличение глубины памяти сбора данных до 16 Мбит
U4164A-032	Увеличение глубины памяти сбора данных до 32 Мбит
U4164A-064	Увеличение глубины памяти сбора данных до 64 Мбит
U4164A-128	Увеличение глубины памяти сбора данных до 128 Мбит
U4164A-200	Увеличение глубины памяти сбора данных до 200 Мбит
U4164A-400	Увеличение глубины памяти сбора данных до 400 Мбит
Кабели, шасси и встроенный контроллер	
U4201A	Кабель логического анализатора для подключения U4161A к 90-контактным пробникам серий E53xx и E54xx
N2815A	Кабель осциллографа/логического анализатора для подключения U4164A к 90-контактным пробникам логического анализатора. (Соединяет четные и/или нечетные цоколи 90-контактных пробников серий E53xx и E54xx только в нечетном блоке пары блоков. Полезен для режима анализа логических состояний с двойной выборкой состояния, не для полноканального режима)
M9502A	Шасси с 2 слотами AXIe
M9505A	Шасси с 5 слотами AXIe
Y1223A	Кабель MultiFrame
M9536A	Встроенный контроллер ПК в формате AXIe
M9536A-M16	Наращивание оперативной памяти с 8 до 16 ГБ
Модернизация модулей логического анализатора U4164A (после приобретения)	
Увеличение скорости сбора данных U4164A в режимах анализа логических состояний и анализа временных диаграмм	
U4164AU-700	Увеличение макс. частоты в режиме анализа логических состояний до 700 МГц
U4164AU-01G	Увеличение макс. скорости передачи данных: режим анализа логических состояний до 2,8 Гбит/с (1,4 ГГц) и режим анализа временных диаграмм до 10 ГГц
U4164AU-02G	Увеличение макс. скорости передачи данных: анализа логических состояний до 4 Гбит/с (2,5 ГГц) и режим анализа временных диаграмм до 10 ГГц
Увеличение глубины памяти U4164A	
U4164AU-004	Увеличение глубины памяти сбора данных до 4 Мбит
U4164AU-008	Увеличение глубины памяти сбора данных до 8 Мбит
U4164AU-016	Увеличение глубины памяти сбора данных до 16 Мбит
U4164AU-032	Увеличение глубины памяти сбора данных до 32 Мбит
U4164AU-064	Увеличение глубины памяти сбора данных до 64 Мбит
U4164AU-128	Увеличение глубины памяти сбора данных до 128 Мбит
U4164AU-200	Увеличение глубины памяти сбора данных до 200 Мбит
U4164AU-400	Увеличение глубины памяти сбора данных до 400 Мбит

Информация для заказа (продолжение)

Дополнительно приобретаемое программное обеспечение

V4661A	Программное обеспечение для анализа данных в памяти для логических анализаторов Стандартные возможности для DDR/LPDDR включают конфигурации по умолчанию, средство Setup Assistant, создание конфигурации, глазковый поиск и глазковое сканирование.
Фиксированные бессрочные лицензии	
V4661A-1FP	Декодер DDR со средством запуска по физическому адресу, фиксированная бессрочная лицензия
V4661A-2FP	Декодер LPDDR, фиксированная бессрочная лицензия
V4661A-3FP	Анализ несоответствий DDR и LPDDR, фиксированная бессрочная лицензия
V4661A-4FP	Анализ производительности DDR3/4 и LPDDR2/3/4, фиксированная бессрочная лицензия
Переносимые бессрочные лицензии	
V4661A-1TP	Декодер DDR со средством запуска по физическому адресу, переносимая бессрочная лицензия
V4661A-2TP	Декодер LPDDR, переносимая бессрочная лицензия
V4661A-3TP	Анализ несоответствий DDR и LPDDR, переносимая бессрочная лицензия
V4661A-4TP	Анализ производительности DDR3/4 и LPDDR2/3/4, переносимая бессрочная лицензия
Плавающие/серверные бессрочные лицензии	
V4661A-1NP	Декодер DDR со средством запуска по физическому адресу, сетевая/плавающая бессрочная лицензия
V4661A-2NP	Декодер LPDDR, сетевая/плавающая бессрочная лицензия
V4661A-3NP	Анализ несоответствий DDR и LPDDR, сетевая/плавающая бессрочная лицензия
V4661A-4NP	Анализ производительности DDR3/4 и LPDDR2/3/4, сетевая/плавающая бессрочная лицензия
Прочие ПО	
V4601A	Средство импорта данных
V4601C	Комплект средств анализа для преобразования данных из последовательного в параллельный формат
V4602A	Средство извлечения сигнала
V4655A	Динамический пробник для ПЛИС компании Xilinx
V4656A	Динамический пробник для ПЛИС компании Altera

Пробники и интерпозеры

Пробники с непосредственным подключением	
U4203A	Несимметричные гибкие выводы, 34 канала
U4204A	Безразъемный пробник Soft Touch Pro, 34 канала, несимметричных для передачи данных, дифференциальные для тактового сигнала
U4205A	Несимметричный пробник, 34 канала, соединитель Micror
U4206A	34 канала, Soft Touch Pro, несимметричный, 4 x 160 контактов, непосредственное подключение

Информация для заказа (продолжение)

Пробники общего назначения (требуются кабели U4201A)	
E5405B	Безразъемный пробник Soft Touch серии Pro — дифференциальный, для 90-контактного кабеля (17 каналов)
E5406A	Безразъемный пробник Soft Touch серии Pro — несимметричный, для 90-контактного кабеля (34 канала)
E5402A	Низкопрофильный безразъемный пробник Soft Touch серии Pro — несимметричный, для 90-контактного кабеля
E5390A	Безразъемный пробник Soft Touch — несимметричный, для 90-контактного кабеля
E5398A	Безразъемный пробник Soft Touch половинного размера, с 90-контактными кабельными разъемами
E5381B	Дифференциальный, с гибкими выводами, 17 каналов
E5382B	Несимметричный, с гибкими выводами, 17 каналов
E5378A	Несимметричный пробник Samtec, с 90-контактными кабельными соединителями
E5379A	Дифференциальный пробник Samtec, с 90-контактными кабельными соединителями
E5380B	Несимметричный пробник Mictor, с 90-контактными кабельными соединителями
Пробники/интерпозеры DDR4	
W4641A	Интерпозер, 2 крыла DDR4 x16 BGA с единственным подключением для DQ, используется в режиме с четверной выборкой, требуется один левый ZIF-пробник/кабель U4208A и один правый ZIF-кабель U4209A
W4643A	Интерпозер, 2 крыла DDR4 x4/x8 BGA с единственным подключением для DQ, используется в режиме с четверной выборкой, требуется один левый ZIF-пробник/кабель U4208A и один правый ZIF-пробник/кабель U4209A
W4631A	Интерпозеры, DDR4 x16 BGA, 4 крыла, с двойным замером DQ, используются в режиме с двойной выборкой вместе с двумя ZIF-кабелями E5849A или одним ZIF-кабелем DDR4 x16 для W4631A
W4633A	Интерпозер, DDR4 x4/x8 BGA, 3 крыла, с двойным замером DQ, используется в режиме с двойной выборкой, вместе с двумя ZIF-кабелями E5849A
W4636A	Интерпозер, BGA с 96 шариками, DDR4 x16, 2 крыла, команды и ограниченный набор данных для логического анализатора
E5849A	Кабель, ZIF-соединитель для высокой скорости передачи данных, для использования с интерпозерами W4631A и W4633A с двойным замером DQ для BGA DDR4
FuturePlus FS2510AB	Интерпозер DIMM DDR4 3300 (приобретаемый отдельно комплект преобразования FS1070 для использования FS2510 со скоростью передачи данных свыше 2,5 Гбит/с)
FuturePlus FS2512	Интерпозер SODIMM DDR4 1867
Пробники/интерпозеры DDR3	
W3631A	Пробник команд и данных, DDR3 x16 BGA, для многослойных DRAM, 2 ГБ, для логического анализатора и осциллографа
W3633A	Пробник команд и данных, DDR3 x4/x8 BGA, для логического анализатора и осциллографа
W3636A	Пробник команд и данных, DDR3 x16 BGA с одним кристаллом, для логического анализатора и осциллографа (охват > 2 ГБ), для однослойных DRAM
E5847A	90-штырьковый кабель подключения 46-канального несимметричного ZIF-пробника DDR3 x4/x8 DRAM BGA к логическому анализатору
E5845A	90-штырьковый кабель подключения 46-канального несимметричного ZIF-пробника DDR3 x16 DRAM BGA к логическому анализатору
FuturePlus FS2352B	Интерпозер DIMM DDR3 2133
FuturePlus FS2354	Интерпозер SODIMM DDR3 1600
Пробники/интерпозеры DDR2	
W2631B	Пробник DDR2 x16 BGA, для адресов, команд и данных, для логического анализатора и осциллографа
W2633B	Пробник адресов, команд и данных для x4/x8 BGA DDR2, для логических анализаторов и осциллографов

Калибровка

Расширенное обслуживание: калибровка	
Расширенное обслуживание Keysight гарантирует вам успех на протяжении всего срока службы вашего оборудования.	
Калибровка	Описание
План калибровки Keysight	
R1282A R-50C-011-3	3-летний план гарантированной калибровки (с возвратом в Keysight): Услуга приоритетной калибровки, покрывающая все расходы на калибровку в течение 3 лет; на 15% дешевле, чем оплата отдельных калибровок.
R1282A R-50C-011-5	5-летний план гарантированной калибровки (с возвратом в Keysight): Услуга приоритетной калибровки, покрывающая все расходы на калибровку в течение 5 лет; на 20% дешевле, чем оплата отдельных калибровок.
R1282A R-50C-021-3	Калибровка по стандарту ANSI Z540-1-1994 — 3 года
R1282A R-50C-021-5	Калибровка по стандарту ANSI Z540-1-1994 — 5 лет



ООО «4ТЕСТ»

Телефон: +7 (499) 685-4444

info@4test.ru

www.4test.ru